

(19) BUNDESREPUBLIK

DEUTSCHLAND



DEUTSCHES  
PATENTAMT

# (12) Offenlegungsschrift

(11) DE 3342763 A1

(51) Int. Cl. 3:

H04B 3/46

H 04 L 25/08

DE 3342763 A1

(21) Aktenzeichen: P 33 42 763.1  
(22) Anmeldetag: 25. 11. 83  
(23) Offenlegungstag: 5. 6. 85

(71) Anmelder:

Siemens AG, 1000 Berlin und 8000 München, DE

(72) Erfinder:

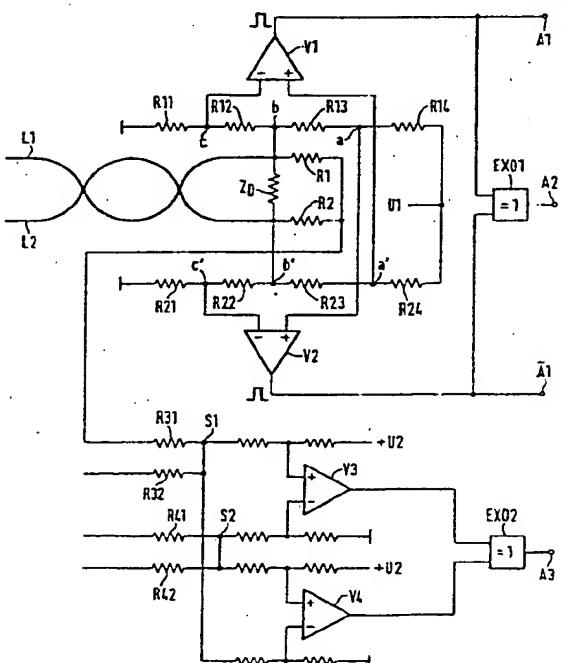
Knauer, Detlev, Dipl.-Ing., 6742 Herxheim, DE; Muhr, Andreas, Dipl.-Ing., 7515 Linkenheim, DE

Prüfungsantrag gem. § 44 PatG ist gestellt

(54) Schaltungsanordnung zum Überwachen von symmetrischen Leitungen

Zum Überwachen von symmetrischen Leitungen, über die binäre Signale mit zueinander inversen Signalpegeln übertragen werden, wird der Absolutwert der Differenzspannungen auf den beiden Adern (L1, L2) der symmetrischen Leitung mit einem Referenzwert verglichen. Es wird ein Fehlerignal abgegeben, wenn der Differenzwert kleiner als der Referenzwert ist.

Hauptanwendungsgebiet der Erfindung sind digitale Bussysteme.



DE 3342763 A1

ORIGINAL INSPECTED

BUNDESDRUCKEREI 04. 85 508 023/226

6/60

Patentansprüche

1. Schaltungsanordnung zum Überwachen von symmetrischen Leitungen, über die binäre Signale mit zueinander inversen Signalpegeln übertragen werden, dadurch gekennzeichnet, daß der Absolutwert der Differenz der Spannung zwischen den beiden Adern (L1, L2) der symmetrischen Leitung mit einem Referenzwert verglichen und ein Fehlersignal abgegeben wird, wenn der Differenzwert kleiner als der Referenzwert ist.
2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß zwei Komparatoren (V1, V2) vorhanden sind, von denen der eine (V1) an die eine Ader (L2) der symmetrischen Leitung und der andere (V2) an die andere Ader (L1) angeschlossen ist, deren Eingänge (+, -) auf den Referenzwert vorgespannt sind und deren Ausgangssignale einer Logikschaltung zugeführt sind, welche das Fehlersignal abgibt, wenn der Absolutwert der Differenzspannung auf der symmetrischen Leitung kleiner als der Referenzwert ist.
3. Schaltungsanordnung nach Anspruch 2, dadurch gekennzeichnet, daß die Spannungen auf der symmetrischen Leitung und die Referenzspannung derart den Komparatoren (V1, V2) zugeführt sind, daß ihre Ausgangssignale antivalent sind, wenn der Absolutwert der Differenzspannung größer als der Referenzwert ist oder umgekehrt, und daß die Logikschaltung ein Antivalenzglied (EX01) ist.
4. Schaltungsanordnung nach Anspruch 3, gekennzeichnet durch:
  - zwei an einer Gleichspannung (U1) liegende Spannungsteiler (R11, R12, R13, R14; R21, R22, R23, R24) mit je einem ersten, zweiten und dritten Abgriff (a, b, c; a', b', c');

- die beiden Adern ( $L_1$ ,  $L_2$ ) der symmetrischen Leitung sind an die zweiten Abgriffe ( $b$ ,  $b'$ ) der Spannungsteiler angeschlossen;
- der erste Abgriff ( $a$ ) des ersten Spannungsteilers ist mit dem ersten Eingang (+) des zweiten Komparators ( $V_2$ ) und der erste Abgriff ( $a'$ ) des zweiten Spannungsteilers mit dem ersten Eingang (+) des ersten Komparators ( $V_1$ ) verbunden;
- der dritte Abgriff ( $c$ ) des ersten Spannungsteilers ist mit dem zweiten Eingang (-) des ersten Komparators ( $V_1$ ) und der dritte Abgriff ( $c'$ ) des zweiten Spannungsteilers mit dem zweiten Eingang (-) des zweiten Komparators ( $V_2$ ) verbunden.

15 5. Schaltungsanordnung nach Anspruch 4, dadurch gekennzeichnet, daß die Widerstandswerte der ersten und vierten Widerstände ( $R_{11}$ ,  $R_{14}$ ;  $R_{21}$ ,  $R_{24}$ ) der Spannungsteiler sowie die der zweiten und dritten Widerstände ( $R_{12}$ ,  $R_{13}$ ;  $R_{22}$ ,  $R_{23}$ ) gleich sind.

20 6. Schaltungsanordnung zum Überwachen von symmetrischen Leitungen, über die binäre Signale mit zueinander inversen Signalpegeln übertragen werden, insbesondere nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß der Mittelwert der Spannungen auf den beiden Adern ( $L_1$ ,  $L_2$ ) der symmetrischen Leitung gebildet und mit dem Mittelwert der Spannungen auf einer zweiten Leitung verglichen wird und daß bei Abweichen der Mittelwerte voneinander um mehr als einen vorgegebenen Betrag ein Fehlersignal abgegeben wird.

35 7. Schaltungsanordnung nach Anspruch 6, dadurch gekennzeichnet, daß die Mittelwerte der Spannungen von mehreren symmetrischen Leitungen über Summierwiderstände ( $R_{31}$ ,  $R_{32}$ ) auf einen ersten Summierungspunkt ( $S_1$ ) geführt sind und die an diesem auftretende Spannung mit dem Mittelwert der Spannungen auf den Adern einer

weiteren symmetrischen Leitung oder mit der Spannung an einem zweiten Summierpunkt (S2), auf den die Mittelwerte der Spannungen auf den Adern mehrerer symmetrischer Leitungen über Summierwiderstände (R41, R42) geführt sind, verglichen wird.

8. Schaltungsanordnung nach Anspruch 6 oder 7, gekennzeichnet durch:

- zwei an einer Gleichspannungsquelle (U2) liegende Spannungsteiler mit je einem ersten, zweiten und dritten Abgriff ( $d, e, f; d', e', f'$ );
- die Spannungsmittelwerte bzw. die Summierpunkte (S1, S2) liegen an den zweiten Abgriffen ( $e, e'$ );
- der erste Abgriff ( $d$ ) des ersten Spannungsteilers ist mit dem ersten Eingang eines dritten Komparators (V3) verbunden und der erste Abgriff ( $d'$ ) des zweiten Spannungsteilers mit dem zweiten Eingang eines vierten Komparators (V4);
- der dritte Abgriff ( $f$ ) des ersten Spannungsteilers ist mit dem ersten Eingang des vierten Komparators (V4) und der dritte Abgriff ( $f'$ ) des zweiten Spannungsteilers mit dem zweiten Eingang des dritten Komparators (V3) verbunden;
- an die Ausgänge der Komparatoren (V3, V4) ist ein EXKLUSIV-ODER-Glied (EXO2) angeschlossen.

9. Schaltungsanordnung nach Anspruch 8, dadurch gekennzeichnet, daß die Widerstandswerte der jeweils ersten und vierten Widerstände der beiden Spannungsteiler sowie die der zweiten und dritten Widerstände gleich sind.

## 5 Schaltungsanordnung zum Überwachen von symmetrischen Leitungen

Die Erfindung betrifft eine Schaltungsanordnung zum Überwachen von symmetrischen Leitungen gemäß dem Oberbegriff 10 des Anspruchs 1.

Anordnungen zur symmetrischen Datenübertragung sind vielfach bekannt, z. B. aus der Zeitschrift "Der Elektroniker", Heft Nr. 5/1977, Seite EL10. Bei der symmetrischen Datenübertragung wird der jeweilige Signalwert nicht als Potential einer Ader gegen Masse, sondern durch den Differenzwert zwischen den Potentialen auf zwei Adern einer Leitung dargestellt. Als Leitungsempfänger werden Differenzverstärker verwendet, so daß Gleichtaktspannungen, die von 20 Störfeldern in die Leitung eingestreut werden, unterdrückt werden. Bei Unterbrechung und/oder Kurzschluß einer Ader kann der Signalpegel auf der anderen Ader, vor allem in Verbindung mit einer in diesem Falle wirksamen eingestreuten Störspannung, ausreichen, um den Empfangsverstärker 25 auszusteuern, so daß die Leitung zumindest zunächst nicht gestört erscheint. Erst bei der Auswertung der empfangenen Daten, z. B. durch Prüfen eines mitübertragenen Sicherungscodes, können etwaige Fehler festgestellt werden, wobei die Fehlerursache nicht ohne weiteres erkennbar ist.

30 Der vorliegenden Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung zum Überwachen von symmetrischen Leitungen der im Oberbegriff des Anspruchs 1 angegebenen Art zu schaffen, mit der Kurzschluß oder Unterbrechung 35 einer Ader sofort und ohne zusätzliches Prüfverfahren festgestellt wird.

Diese Aufgabe wird gemäß der vorliegenden Erfindung mit den im kennzeichnenden Teil des Anspruchs 1 angegebenen Maßnahmen gelöst.

- 5 Vorteilhaft sind für den Vergleich der Differenzspannung zwischen den beiden Adern der symmetrischen Leitung mit dem Referenzwert zwei Komparatoren vorhanden, von denen der eine an die eine Ader der symmetrischen Leitung und der andere an die andere Ader angeschlossen ist. An sie
- 10 ist eine Logikschaltung angeschlossen, welche das Fehler-signal abgibt. Die Komparatoren können gleichzeitig als Empfangsverstärker für die binären Signale dienen; an sie sind daher zweckmäßig außer der Logikschaltung Weiterver-arbeitungseinrichtungen für die Nutzsignale angeschlossen.
- 15 Die Vorspannung der Komparatoren kann mit verschiedenen bekannten Mitteln erreicht werden, z. B. können die Kom-pаратoren Schmitt-Trigger sein, deren Referenzspannung entsprechend gewählt ist, oder es können den Eingängen Zenerdioden vorgeschaltet sein. Vorteilhaft sind jedoch
- 20 zwei Spannungsteiler vorgesehen, an die die Komparatoren in der in Anspruch 4 beschriebenen Weise angeschlossen sind. Auch in einer solchen Anordnung können die Kompa-ratoren als Empfangsverstärker dienen. Sie bilden dann eine sogenannte "Fail-Safe"-Schaltung, die im Falle eines
- 25 Fehlers in einen definierten Schaltzustand geht.

Die bisher beschriebene Schaltungsanordnung hat den Nach-teil, daß sie nur Fehler der symmetrischen Leitung fest-stellen kann, die sich dahin auswirken, daß die Differenz 30 der Signalpegel kleiner als ein bestimmter Betrag wird. Liegt jedoch die Leitung auf einem hohen Gleichtaktpoten-tial, so tritt diese im Falle eines Kurzschlusses einer Ader gegen Masse nur noch auf der anderen Ader auf, und es werden inverse Signale vorgetäuscht. Derselbe Fehler 35 kann auch bei einem Kurzschluß nach einem Betriebsspannur-führenden Schaltungsteil auftreten. Dieser Nachteil der bisher beschriebenen Anordnung wird erfindungsgemäß da-

durch vermieden, daß der Mittelwert der Spannungen auf den beiden Adern der symmetrischen Leitung gebildet und mit dem Mittelwert der Spannung auf einer zweiten Leitung verglichen wird und daß bei Abweichen der Mittelwerte voneinander um mehr als einen vorgegebenen Betrag ein Fehlersignal abgegeben wird. Die Mittelwerte der Spannungen werden zweckmäßig am Mittelabgriff eines Spannungsteilers mit gleichen Teilerwiderständen abgenommen, der zwischen die Leitungsadern geschaltet ist. Diese Mittelwerte entsprechen der Gleichtaktspannung. Im allgemeinen sind mehrere Leitungen nebeneinander verlegt, in die gleiche Störspannungen eingestreut werden, so daß die plötzliche Abweichung ihrer Gleichtaktspannungen auf einen Fehler schließen läßt. Falls nur eine Leitung zum Übertragen der binären Signale vorhanden ist, kann eine Hilfsleitung verwendet werden, die nur dazu dient, die eingestreute Gleichtaktspannung zu ermitteln. Diese Hilfsleitung braucht nicht symmetrisch zu sein. Eine solche Überwachung von symmetrischen Leitungen auf Kurzschluß gegen eine Betriebsspannung oder gegen Masse bei im Vergleich zur Signalamplitude hoher Gleichtaktspannung kann mit Vorteil auch ohne die erfundungsgemäße Schaltungsanordnung gemäß Anspruch 1 eingesetzt werden.

Anhand der Zeichnung werden im folgenden die Erfindung 25 sowie weitere Ausgestaltungen und Ergänzungen näher beschrieben und erläutert.

Mit L1, L2 sind die beiden Adern einer symmetrischen Leitung bezeichnet, die mit einem Abschlußwiderstand  $Z_0$  abgeschlossen ist. Die Ader L1 ist mit der mittleren Anzapfung b eines Spannungsteilers mit vier Widerständen R11, R12, R13, R14 verbunden, der zwischen einer Gleichspannung U1 und Masse liegt. Entsprechend liegt die Ader L2 an einem Abgriff b' eines zweiten Spannungsteilers R21, R22, R23, R24. Zwischen den Widerständen R23, R24 ist an einen Abgriff a' der nichtinvertierende Eingang eines Verstärkers V1 mit Kippverhalten angeschlossen, dessen invertie-

render Eingang mit einem Abgriff c, der zwischen den Widerständen R11, R12 des ersten Spannungsteilers liegt, verbunden. An den beiden Verstärkern V1, V2 kann das über die Adern L1, L2 übertragene Signal abgenommen werden, wo-  
5 bei bei der dargestellten Polung der Verstärkereingänge die an den Ausgängen A1, A1 auftretenden Signale zueinan- der invers sind, solange die Potentialdifferenz auf den Adern L1, L2 einen Betrag hat, der eine durch die Wider- stände R12, R13 bzw. R22, R23 gegebene Vorspannung an den  
10 Verstärkereingängen übersteigt. Ist die Signaldifferenz auf den Adern L1, L2 kleiner als der vorgegebene Betrag, bringt die Vorspannung an den Widerständen R12, R13 und die an den Widerständen R22, R23 die Verstärker V1, V2 in den gleichen Schaltzustand, bei dem sie z. B. log. "1"-  
15 Signal abgeben. Das Signal am Ausgang A2 des EXKLUSIV-ODER Gliedes EXO1 ist daher Null, als Zeichen dafür, daß die Differenzspannung auf den Adern L1, L2 zu klein ist und ein Fehler vorliegt. Ein solcher Fehler kann z. B. der Kurzschluß der beiden Adern gegeneinander sein. Auch die  
20 Unterbrechung einer Ader wird auf diese Weise erkannt, da dann über dem Abschlußwiderstand  $Z_0$  keine Spannung mehr auftritt. Ob ein Kurzschluß gegen eine andere Leitung er- kannt wird, hängt davon ab, ob diese Leitung hoch- oder niederohmig ist. Im letzteren Falle sinkt das Nutzsignal  
25 auf unzulässig kleine Werte ab, die Differenzspannung auf den Adern L1, L2 wird so klein, daß die Ausgangssignale der Verstärker V1, V2 nicht mehr die EXKLUSIV-ODER-Bedin- gung erfüllen.  
  
30 Die bisher beschriebene Schaltungsanordnung mit den Span- nungsteilern R11, R12 ... und R21, R22 ... hat den Vor- teil, daß im Falle eines fehlenden Differenzsignals auf der Leitung L1, L2 die beiden Verstärker V1, V2 in einen definierten Schaltzustand gehen. Die Erfindung ist jedoch  
35 nicht auf eine solche Schaltungsanordnung beschränkt, grundsätzlich ist jede Anordnung geeignet, die feststelle kann, ob der Betrag der Differenzspannung auf den Adern L und L2 größer oder kleiner als ein vorgegebener Wert ist.

Die beschriebene Schaltung unterdrückt große Gleichtaktspannungen auf den Adern L1, L2. Wird aber z. B. die Ader L2 bei hoher Gleichtaktspannung gegen Masse kurzgeschlossen, dann liegt am Abgriff b' Massepotential und am Ab-

5. griff b die Gleichtaktspannung und der im Vergleich zu dieser kleine Anteil des übertragenen Nutzsignals. Es tritt daher am Abschlußwiderstand  $Z_0$  trotz der Abnahme des Nutzsignals stets eine so große Signaldifferenz auf, daß die Antivalenzbedingung am Eingang des EXKLUSIV-ODER-Gliedes EXO1

10 erfüllt ist und ein Fehler nicht gemeldet wird. Entsprechend kann die bisher beschriebene Schaltung versagen, wenn eine Ader gegen eine Leitung kurzgeschlossen wird, die auf einem im Vergleich zum Nutzsignal hohen Potential liegt. Um die symmetrische Leitung L1, L2 auch auf solche

15 Fehler überwachen zu können, werden die Potentiale auf den Adern L1, L2 über gleich große Widerstände R1, R2 und gegebenenfalls einen weiteren Widerstand R31 auf einen Summierpunkt S1 geführt und damit ihr Mittelwert gebildet. Selbstverständlich sind die Widerstände R1, R2 groß im Vergleich

20 zum Abschlußwiderstand  $Z_0$ . Ist dieser in zwei gleich große Widerstände aufgeteilt, so kann an deren Verbindungspunkt der Mittelwert der Potentiale abgenommen werden. Die Widerstände R1, R2 sind in diesem Falle nicht erforderlich. Auf einen Summierpunkt S2 ist über einen Widerstand R41 der

25 Mittelwert der Potentiale auf den Adern einer nicht dargestellten zweiten symmetrischen Leitung geführt, die parallel zur ersten Leitung L1, L2 verlegt ist. Bei fehlerfreien Leitungen ist auf diesen die Gleichtaktspannung gleich groß, so daß auch die Spannungen an den Summierpunkten S1 und S2

30 gleich sind. Diese sind einer Schaltung mit zwei Verstärkern V3, V4 und zwei nicht bezeichneten Spannungsteilern zugeführt, die der zuvor beschriebenen Schaltung mit den Verstärkern V1, V2 und den Spannungsteilern R11 ..., R21 ... und dem EXKLUSIV-ODER-Glied EXO1 entspricht und daher nicht

35 im einzelnen beschrieben zu werden braucht. Das EXKLUSIV-ODER-Glied EXO2 meldet an seinem Ausgang A3 einen Fehler, wenn die Mittelwerte der Gleichtaktspannungen auf den bei-

den symmetrischen Leitungen um mehr als einen vorgegebenen Betrag voneinander abweichen. Dies ist z. B. dann der Fall, wenn eine Ader der einen symmetrischen Leitung gegen ein Potential kurzgeschlossen ist, das im Vergleich zur Größe des Nutzsignals erheblich von dem auf den Leitungen vorhandenen Gleichtaktsignal abweicht. In diesem Falle ändert sich der Mittelwert der Gleichtaktspannung, und an den Summierpunkten S1, S2 treten verschiedene Potentiale auf. Mit dieser Anordnung können nicht nur zwei Leitungen auf Kurzschluß gegen ein großes Gleichspannungspotential überwacht werden, sondern auch eine Vielzahl von Leitungen. Hierzu werden die Mittelwerte der Gleichtaktpotentiale über Bewertungswiderstände R32, R42 auf die Summierpunkte S1, S geführt. Die Widerstände R31, R32 ... R41, R42 ... werden eingestellt, daß, wenn die Leitungen fehlerfrei sind, die Potentiale an den Summierpunkten gleich sind. Die Spannungs teiler sind einander gleich und sind so eingestellt, daß die Komparatoren bei dem gewünschten Betrag der Differenz der Gleichtaktspannungen ihr Ausgangssignal ändern. Im allgemeinen ist dieser Betrag von dem verschieden, bei dem die Komparatoren V1, V2 schalten. Die im Ausführungsbeispiel gewählte Polung der Komparatoreingänge kann bei einem oder mehreren Komparatoren vertauscht werden, wenn beachtet wird, daß dann die Fehlersignale an den Ausgängen A2, A3 nicht mehr durch log. "1"-Signal, sondern log. "0" bzw. umgekehrt angezeigt werden.

## 9 Patentansprüche

## 1 Figur

**-10-**  
**- Leerseite -**

Nummer:

33 42 763

Int. Cl. 3:

H 04 B 3/46

Anmeldetag:

25. November 1983

Offenlegungstag:

5. Juni 1985

- 11 -

1/1

83 P 4454

